

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-128481

(43)Date of publication of application : 16.05.1990

(51)Int.Cl. H01L 33/00
H01S 3/18

(21)Application number : 63-281907

(71)Applicant : NEC CORP

(22)Date of filing : 07.11.1988

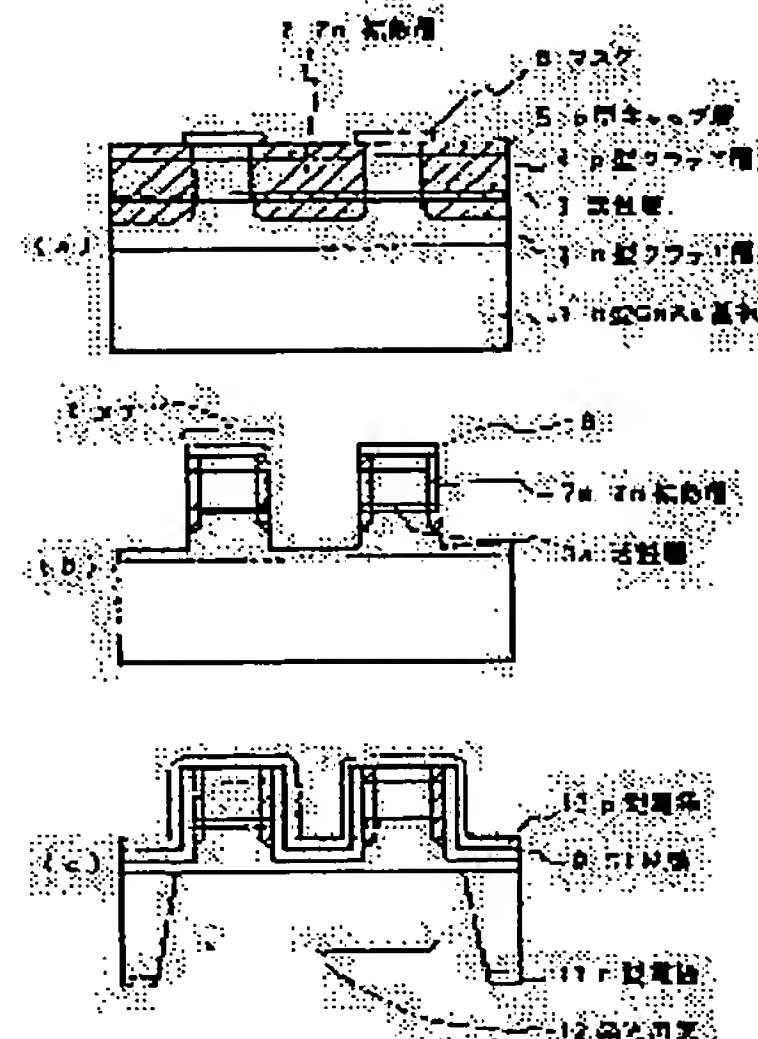
(72)Inventor : SUGIMOTO MITSUNORI
HAMAO NOBORU

(54) MANUFACTURE OF LIGHT EMITTING DEVICE

(57)Abstract:

PURPOSE: To decrease a buried region in area by a method wherein a light emitting region is composed of a buried wide gap layer whose quantum well is desordered by the diffusion of impurity to make a surface recombination very small and the buried region by a Zn diffusion is etched to remove so as to make a leakage current small.

CONSTITUTION: The followings are laminated and made to grow on an N-type GaAs substrate 1: an N-type clad layer 2 (AlXCGa1-XAs, $0.45 \leq X \leq 0.85$, $0.8-3 \mu\text{m}$ thick); an active layer 3 (GaAs quantum well 100 \AA ; Al_{0.5}As_{0.5} barrier layer 50 \AA ; five period multi-quantum well); a P-type clad layer 4 (AlXCGa1-XAs, $0.8-3 \mu\text{m}$ thick); and a P-type cap layer 5 (GaAs $1000-500 \text{ \AA}$ thick). Then, two or more Zn layers 7 are formed through diffusion using an SiO₂ mask 6 penetrating into the layer 2, the layers 7 are removed through a reactive ion etching method to leave a thin layer formed of the layer 7 on the circumferential faces of the layers 5, 4, 3, and 2 left unremoved, and a recessed part is provided to the rear of the substrate 1 and a light emitting window 12 is provided there.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-128481

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)5月16日

H 01 L 33/00
H 01 S 3/18

A 7733-5F
7377-5F

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 発光デバイスの製造方法

⑯ 特 願 昭63-281907

⑰ 出 願 昭63(1988)11月7日

⑱ 発 明 者 杉 本 満 則 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 発 明 者 浜 尾 昇 東京都港区芝5丁目33番1号 日本電気株式会社内

⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

㉑ 代 理 人 弁理士 内 原 晋

明 細 書

発明の名称 発光デバイスの製造方法

特許請求の範囲

第1伝導型の第1クラッド層を成長する工程と、この第1クラッド層の上に量子井戸を含む活性層を成長する工程と、この活性層の上に第2伝導型の第2クラッド層を成長する工程と、第2クラッド層の上側部分にエッチング及び不純物拡散を措止可能な膜材を形成する工程と、この膜材をマスクとして前記活性層の深さまでかあるいは前記活性層より深い部分まで第2伝導型の不純物を拡散する工程と、前記膜材をマスクとしたエッチングを行なうことにより前記膜材直下以外の第2伝導型不純物拡散領域を、除去する工程とを有する事を特徴とする発光デバイスの製造方法。

発明の詳細な説明

(産業上の利用分野)

本発明は発光ダイオード、半導体レーザ等の発光デバイス、特に光集積回路に適した発光デバイスの製造方法に関する

(従来の技術)

将来の光コンピュータ、光演算回路では、マトリクス状の発光デバイスが集積された光集積回路が必要とされている。この様な光集積回路では1つのチップに搭載する発光デバイスは100×100あるいは1000×1000程度でありこれまで以上に大規模な集積化が必要となる。そこでこの様な集積回路に従来の発光ダイオードを搭載する場合の動作電流を考えてみる。1個当たり10mAの発光ダイオードを10⁶個集積すると

$$\text{全電流} = 10\text{mA} \times 10^6 = 1\text{KA}$$

となり、著しい発熱が予想される。そのため発光ダイオードの動作電流を低減する必要がある。そこで、動作電流を例えば10μAとすれば全電流は1Aとなり動作可能な値となる。しかしながら動作電流10μAとしてある程度の輝度を確保するには面積

を小さくして電流密度をある程度確保する必要がある。電流密度を $1\text{KA}/\text{cm}^2$ とすると面積 S は

$$S = \frac{10\mu\text{A}}{1\text{KA}/\text{cm}^2} = 10^{-8}\text{cm}^2 = 1\mu\text{m}^2$$

となり $1\mu\text{m}$ 角のデバイスサイズとなる。従って上述した目的には $1\mu\text{m}$ 角の程度に $10\mu\text{A}$ 程度流して動作出来る発光効率の良好な発光ダイオードを実現する必要がある。 $1\mu\text{m}$ 角活性層に漏れ電流無しに流すには、メサエッチングが適していると考えられる。すなわち第2図に示す様にダブルヘテロ(DH)構造のウェハーに $1\mu\text{m}$ 角のメサをエッチングによって形成すれば良い。層構造は異なるが、同様なエッチングがJ. L. Jewellらの論文(アプライドフィジックスレターズ51巻94ページ1987年)に示されている。しかしながら、この場合のデバイスサイズがキャリアの拡散長($1-5\mu\text{m}$)に比べて小さいため、デバイス側面の表面再結合の影響を強く受ける事となる。GaAs等の半導体においては表面再結合速度は $10^7\text{cm}/\text{sec}$ と大きいため活性層のキャリアが発光再結合する前に表面において非発光で再結合し

(3)

たダブルヘテロ(DH)構造にZn拡散領域35が形成された構造である。Zn拡散は選択的に行なわれ $1\mu\text{m}$ 角の発光領域36がZn拡散されておらず、これ以外のMQW活性層33はZn拡散による無秩序化によってバンドギャップが増大している。このため発光領域36のMQW活性層33が埋め込まれた構造が実現し、これによって横方向のキャリアの閉じ込めが有効に行なわれる。しかしながら、この構造では無効電流が大きい欠点がある。すなわち、発光領域36に $10\mu\text{A}$ 程度流した場合に、同程度以上の漏れ電流がZn拡散領域35に流れてしまうためである。

そこで本発明の目的は、上述した様な表面再結合の影響が無く、かつ漏れ電流が小さく、又再現性均一性に優れた発光デバイスの製造方法を提供する事にある。

(問題点を解決するための手段)

以上の問題点を解決するために本発明の発光デバイスの製造方法では第1伝導型の第1クラッド層を成長する工程と、この第1クラッド層の上に量子井戸を含む活性層を成長する工程と、この活性層

てしまう事となる。このような影響は、デバイスの大きさがキャリアの拡散長以下になった時に非常に強くなるため上述した様な $1\mu\text{m}$ 角の発光ダイオードでは、強く表面再結合の影響を受けて発光効率が劣化するという問題点があった。

上述した表面再結合の影響を避けるために、ワイドギャップ半導体とのヘテロ接合が良くしられている。たとえばGaAs活性層へはAlGaAsを形成すれば良い。しかしながら $1\mu\text{m}$ 角のメサ側面に再現性良くAlGaAs等の半導体を再成長する事は非常に困難である。そこでZn拡散等の不純物拡散を用いて量子井戸を無秩序化する方法が有望である。すなわち不純物拡散によって量子井戸とバリアの半導体元素の相互拡散を促進しその拡散部分での量子井戸のバンドギャップを増大させる方法である。このような方法はA. Kurobeらの論文(エレクトロニクスレターズ22巻1117ページ1986年)に示されている。この方法を用いれば第3図に示す様な構造が実現出来る。すなわち、多重量子井戸(MQW)活性層33がn型クラッド層32およびp型クラッド層34ではさまれ

(4)

の上に第2伝導型の第2クラッド層を成長する工程と、第2クラッド層の上側部分にエッチング及び不純物拡散を措止可能な膜材を形成する工程と、この膜材をマスクとして前記活性層の深さまでかあるいは前記活性層より深く第2伝導型の不純物を拡散する工程と、前記マスクを用いて前記膜材直下以外にある第2伝導型の不純物拡散領域をエッチングによって除去する工程を含む事を特徴とする。

(作用)

本発明による発光デバイスの製造方法では、発光領域を、不純物拡散によって量子井戸が無秩序化されて出来るワイドギャップ層で埋め込んでいく。このため表面再結合は非常に小さくなる。

又、漏れ電流についてはZn拡散による埋め込み領域をエッチングによって除去する事によって埋め込み領域の面積を飛躍的に低減される。このため漏れ電流を減少させる事が出来る例えば、理論計算では、漏れ電流がエッチングしない場合には $100\mu\text{A}$ 程度あるのに対しエッチングによって埋め込

(5)

(6)

み領域を小さくした場合には1 μ A以下となる事が期待される。

又、光集積回路に応用する場合には再現性均一性が問題となる。特に集積化に伴ってデバイスが微細化し、発光領域の大きさがキャリアの拡散長以下になってくると、表面再結合の影響も無視できなくなってくる。本発明の製造方法では、最初にSiO₂マスク等を用いて選択的に不純物拡散を行なう。次に同じマスクを用いて、エッチングを行ない不要な不純物拡散領域を除去する。この方法によって目合せする事なしにセルフアライン的に選択拡散とエッチングが行なわれるため、再現性及び均一性良く発光領域を埋め込む不純物拡散領域の幅を1 μ m程度に小さくすることが出来る。

(実施例)

次に本発明の実施例について図面を参照して詳細に説明する。第1図は本発明の一実施例の発光ダイオードの製造方法を示す断面図である。まず第1図(a)に示す様にn型GaAs基板1上n型クラッド層2(n-Al_xcGa_{1-x}cAs, 0.45 \leq X_c \leq 0.85, 厚さ0.8~

(7)

3 μ m)、活性層3(GaAs量子井戸100Å/Al_{0.5}Ga_{0.5}Asバリア層50Å 5周期多重量子井戸)、P型クラッド層(p-Al_xcGa_{1-x}cAs、厚さ0.8~3 μ m)、p型キャップ層(p-GaAs、厚さ1000~500Å)を結晶成長する。次ぎにホトリソグラフィ技術によってSiO₂等からなるマスク6(2~3 μ m角、厚さ3000~10000Å)を形成しそれをマスクとしてZn拡散層7を形成する。次ぎにリアクティブイオンビームエッチング(RIBE)技術等のドライエッチング技術を用い、マスク6以外のZn拡散層7を除去する。このときマスク6の内側に形成されたZn拡散層7aはエッチングされずに残る。このZn拡散層7aの幅は約0.5~1 μ m程度であるので、マスク6の幅を2 μ m~3 μ m角に設定しておくことによって発光領域となる活性層3aの幅は1 μ m程度となる。又、Zn拡散領域7aの面積は活性層3aの面積と同じ位に小さいために漏れ電流が小さく発光効率が高い。又エッチングの際にZn拡散の際に用いたマスク6を再び用いるために目合わせの必要が無く歩留まり均一性再現性良く発光ダイオードを製造出来る。又、エッチングの深さはZn拡散層7の深

さ以上であれば良く、エッチング精度もあまり要求されないため、エッチングの失敗が少ない利点がある。次に第1図(c)に示される様にSiN膜9を形成しメサ8上部のみSiN膜9を除去する。最後にp型電極10、n型電極11、発光用窓穴に12を形成して完成する。

以上説明した様に、本発明の製造方法ではZn拡散層7をエッチングによって除去するため面積が小さくなって漏れ電流が小さく、又、エッチングマスクと拡散マスクを同じものを用いる事によって均一性再現性に優れた発光ダイオードを製作出来る。

以上述べた実施例では活性層を多重量子井戸としたがこれに限らず光ガイド層/単一量子井戸/光ガイド層の3層構造としても良い。又、本実施例では材料系としてAlGaAs/GaAs系を用いたがこれに限らずInGaAsP/InP系InGaAlAs/InP系等の他の材料において適用可能な事は言うまでも無い。又以上述べた実施例では拡散不純物としてZnを用いたがこれに限らずMg、Si等の他の不純物を用いても良

(9)

い。ただしSi等のn型不純物ではn型基板上にDH構造を形成する必要がある。又、以上述べた実施例ではマスクとして区形マスクを用いたがこれに限らず円形、三角形等のいかなる形のマスクを用いても良い。又、本実施例では発光ダイオードを製作したがこれに限らずメサ側面を光学的に平坦な面としてSiN膜と金からなるミラーを側面に形成する事によって、1 μ m程度の微小キャビティを形成するとコヒーレントな発光を得る事が可能となる。すなわちこの微小キャビティのモード間隔は50nm程度となるため、発光スペクトル中に一つのモードしか許容されずに、シャープな発光スペクトルが期待される。このキャビティは横方向以外に層方向にも形成する事が可能であり、この場合には発光用窓12に数100Åの全てを蒸着することによって半透明ミラーを形成し反射率を高める必要がある。層方向反射膜として半導体多層膜も利用出来る。又、本実施例では発光窓を基板側に穴を設けて形成したがこれに限らずp型キャップ層側のp型電極発光窓穴を設けるか、このp型電極を半

(8)

—475—

(10)

透明電極として発光窓としても良い。又、本実施例ではデバイスサイズとして2~3 μ mとしたがこれに限らずキャリア拡散長以下(この場合は5 μ m以下)のサイズのデバイスに本発明を適用すれば改善効果大きい。

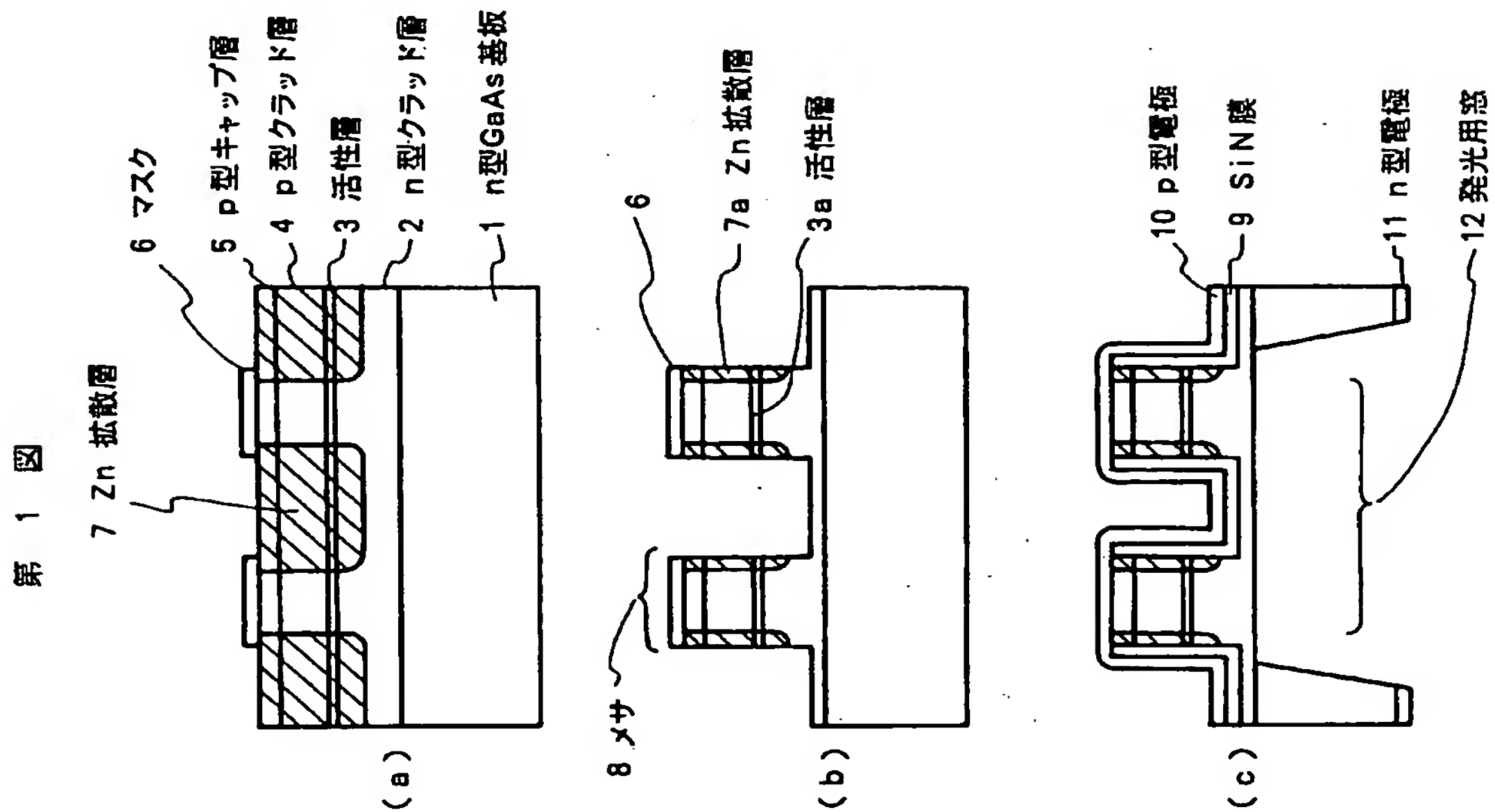
図面の簡単な説明

第1図(a)~(c)は本発明の一実施例の発光ダイオードの製造方法を示した工程図である。第2図は第1の従来技術による発光ダイオードの斜視図である。第3図は第2の従来技術による発光ダイオードの断面図である。

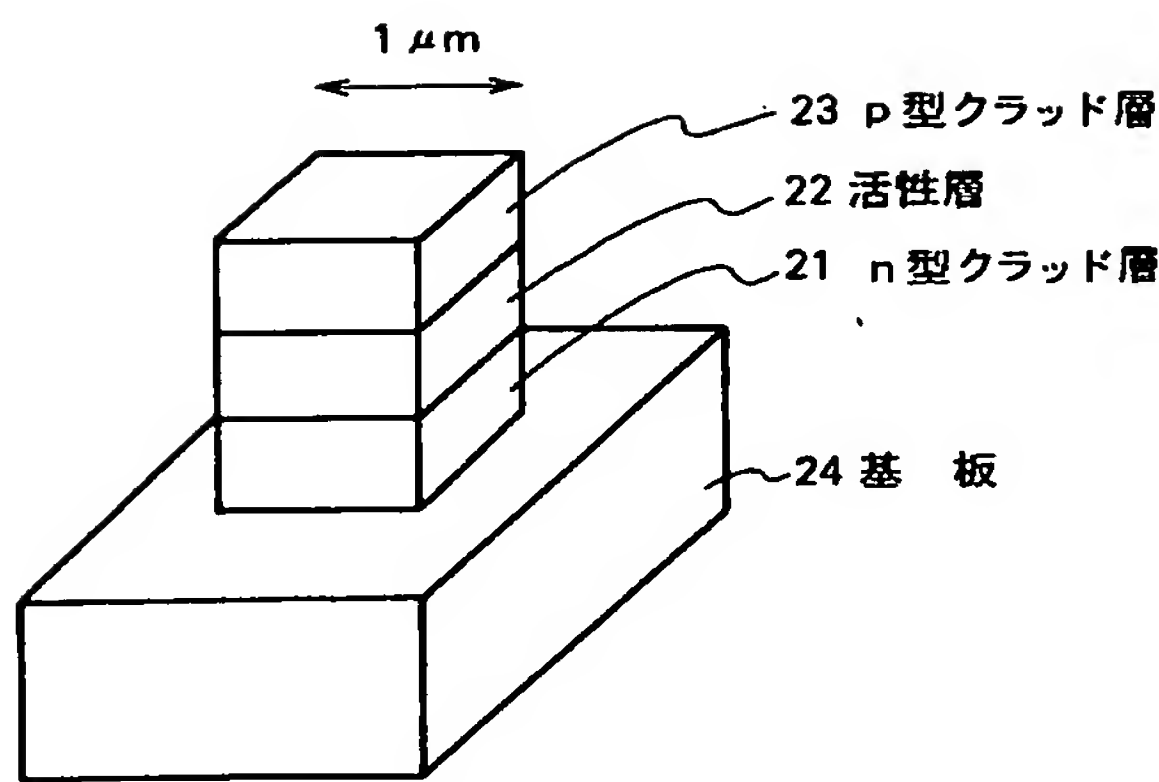
図中、1はn型GaAs基板、2はn型クラッド層3及び3aは活性層、4はp型クラッド層、5はp型キャップ層、6はマスク、7及び7aはZn拡散層、8はメサ、9はSiN膜、10はp型電極、11はn型電極、12は発光用窓、21はn型クラッド層、22は活性層、23はp型クラッド層、31はn型GaAs基板、32はn型クラッド層、33はMQW活性層、34はp型クラッド層、35はZn拡散領域、36は発光領域である。

代理人 弁理士 内原 晋

(11)



第 2 図



第 3 図

